

Problème n°1 : Un récepteur de test pour compteur LINKY

Le compteur intelligent LINKY équipera d'ici 2016 tous les abonnés du réseau de distribution du réseau électrique. Ce nouveau système permet d'effectuer le relevé à distance de la consommation électrique en transmettant des données sur le réseau électrique lui-même. Cette technique de communication appelé Courants Porteurs en Ligne met en œuvre une modulation S-FSK dont le principe consiste à coder un bit 0 par une fréquence $F_S=64\text{kHz}$ et un bit 1 par une fréquence $F_M=74\text{kHz}$. Ce signal est superposé à l'onde électrique 50Hz avec un très faible niveau. Dans ces conditions, les parasites et autres bruits perturbent la transmission et il devient donc intéressant de disposer d'un testeur que l'on peut connecter sur la ligne de distribution afin de vérifier que la communication se déroule correctement.



Pour effectuer la démodulation du signal on met donc en œuvre une PLL dont le schéma synoptique est représenté sur la figure suivante et dans lequel on donne la caractéristique de transfert du VCO.

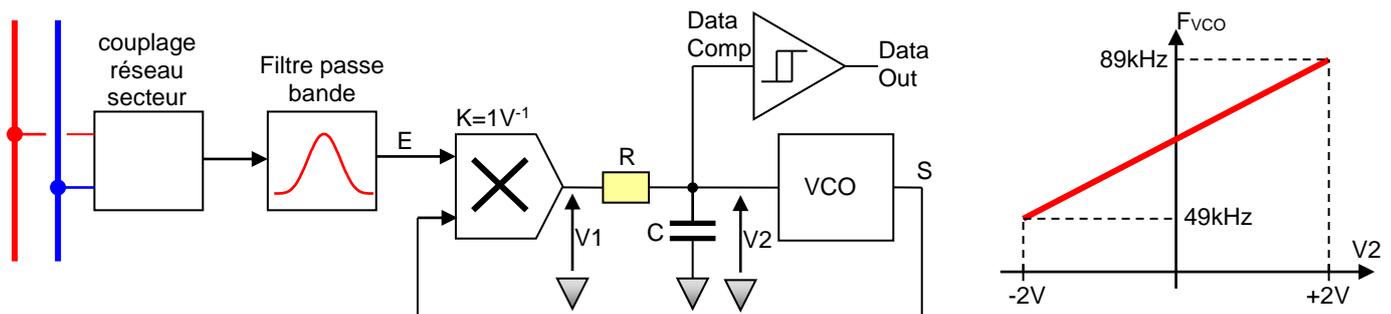


Figure 1 : Principe du testeur de ligne pour compteur intelligent LINKY

On donne les renseignements suivants :

$E(t)$: Signal d'entrée que l'on suppose sinusoïdal avec une amplitude crête $E_o = 1\text{V}$ et dont la fréquence instantanée prend les valeurs 64kHz ou 74kHz en fonction du message binaire transmis par le compteur LINKY.

$S(t)$: Signal sinusoïdal de sortie du VCO. Son amplitude crête est $S_o = 3\text{V}$.

Etude statique de la PLL

Q1 : On rappelle la caractéristique de transfert du comparateur de phase à multiplieur sur la figure 2 ci-contre. Le gain de conversion du comparateur est $K_{cp} = \frac{K.E_o.S_o}{2}$ avec $K=1\text{V}^{-1}$. Quels sont les avantages et inconvénients d'un tel comparateur de phase ?

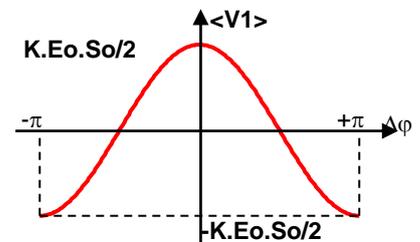


Figure 2 : Caractéristique du comparateur de phase

Q2 : A partir de la caractéristique du VCO représentée sur la figure 1 donner la valeur du gain de conversion K_{VCO} .

Q3 : En supposant que la PLL reste verrouillée et que le filtre RC joue parfaitement son rôle, quelle est l'amplitude du signal V_2 lorsque le signal d'entrée à une fréquence de 64kHz puis 74kHz ?

Etude dynamique de la PLL

Q4 : Justifier le schéma bloc représenté ci-contre qui modélise la boucle à verrouillage de phase.

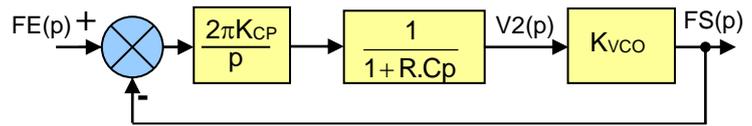


Figure 3 : Schéma bloc de la PLL

Q5 : En sachant que les données émises par le compteur LINKY sont fixées à un débit de 2400bit/s, on fixe comme valeur de fréquence de coupure du filtre passe bas $f_c=4,8\text{kHz}$ pour préserver l'intégrité du message binaire. Quelle autre contrainte doit-on aussi vérifier pour le choix de f_c ? On fixe $C=1,5\text{nF}$, en déduire la valeur de R .

Q6 : Calculer la fonction de transfert en boucle fermée et montrer qu'elle peut se mettre sous la forme suivante. Exprimer le coefficient d'amortissement m et la pulsation propre ω_N en fonction des éléments de la boucle. Calculer les valeurs de m et ω_N

$$FTBF = \frac{1}{1 + 2m \frac{p}{\omega_N} + \left(\frac{p}{\omega_N}\right)^2}$$

Q7 : Représenter alors l'allure du signal $V2(t)$ lorsque la fréquence du signal d'entrée fait un saut entre 64kHz et 74kHz. Calculer la valeur du premier dépassement et le temps du premier pic. Pour un système du 2nd ordre passe bas on rappelle les relations suivantes :

Valeur du premier dépassement en % : $D\% = 100 \cdot \exp\left(\frac{-\pi m}{\sqrt{1-m^2}}\right)$ Temps du premier pic : $t_{pic} = \frac{T_p}{2} = \frac{\pi}{\omega_0 \cdot \sqrt{1-m^2}}$

Q8 : Expliquer la présence du comparateur de tension sur l'entrée $V2$ du VCO et montrer que la PLL joue bien le rôle de démodulation de fréquence de type FSK (Frequency Shift Keying : Saut de fréquence).

Simulation de la PLL

Q9 : On vous propose d'utiliser le logiciel de simulation LTSpice afin de compléter l'étude sur cette PLL. Le schéma de simulation est disponible sur le site <http://poujouly.net>. On vous propose dans un premier de temps de mettre en place une simulation permettant de mesurer les plages de fonctionnement de la PLL puis de vérifier le bon fonctionnement de cette PLL en démodulation FSK.

🔧 Problème n°2 : Démodulateur FSK par PLL pour interphone

On s'intéresse au circuit de démodulation FSK utilisé dans un circuit spécialisé dédié à la mise en œuvre d'un réseau d'interphones privés et dont un extrait des caractéristiques et un schéma d'application sont donnés ci-dessous. Les données numériques utilisées dans la transmission FSK permettent l'identification du poste appelant et les 2 fréquences retenues sont suffisamment grande devant la bande passante audio 300Hz-3400Hz retenue pour ce type d'application afin de ne pas perturber la communication audio. Sur la ligne de communication on retrouve donc les signaux audio, les signaux modulés FSK et une tension continue permettant d'alimenter l'ensemble des postes reliés sur ce réseau.

Single Chip 2-Wire Intercom

CMOS Integrated Circuit

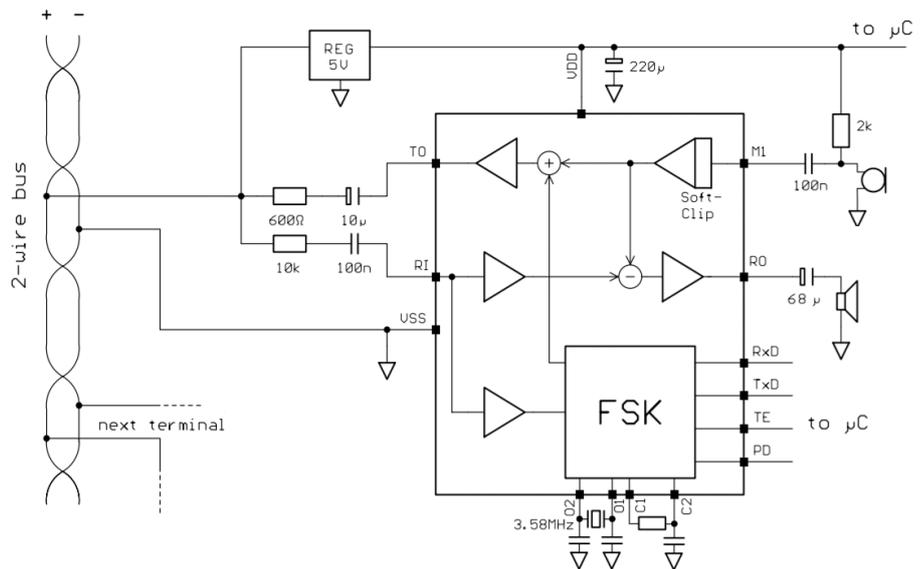
- Line/speech circuit and signalling
- Only 2 wires needed for power supply, signalling and speech
- Soft clipping to avoid harsh distortion
- Signalling with FSK modem

FSK Modulator

TXD

- 0 18.645 kHz (MARK)
- 1 22.375 kHz (SPACE)

- Low standby power consumption allows parallel operation of up to 25 terminals on a bus pair with central supply
- Parallel operation of up to 70 terminals if supplied locally
- Controllable via simple μC interface
- Very few external components



Analyse du circuit

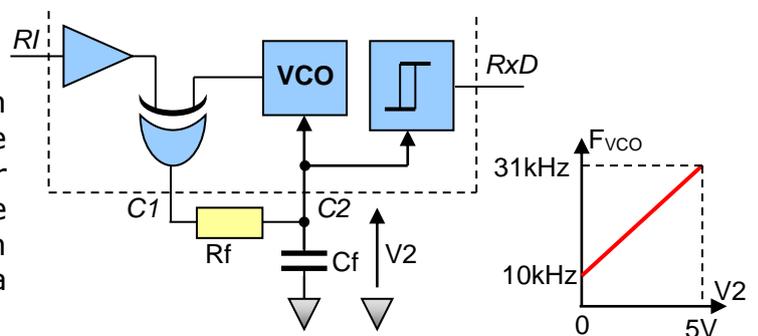
Q1 : Quelles sont les 2 fréquences utilisées pour la modulation FSK que l'on note FM (MARK) & FS (SPACE). Que vous rappelle les termes MARK et SPACE utilisés pour désigner ces 2 fréquences ?

Q2 : Afin de générer le signal modulé le circuit utilise un quartz dont la fréquence est $F_{xtal}=3,58\text{MHz}$. Quel est le rapport entre cette fréquence et les fréquences FM & FS ? En déduire un schéma synoptique simple du modulateur FSK.

Q3 : Pour quelle raison retrouve-t-on un condensateur de $68\mu\text{F}$ en série avec le haut parleur sur la sortie RO ? Compte tenu des caractéristiques énoncées quelle est l'impédance acceptable pour le haut parleur ?

Etude de la démodulation FSK

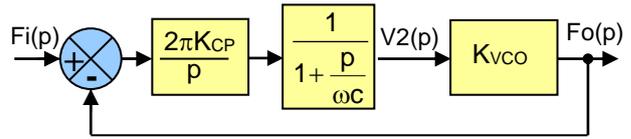
Pour effectuer la démodulation FSK on retrouve une PLL intégrée dont on donne le schéma de principe ci-contre. L'utilisateur doit choisir lui-même le filtre de boucle constitué par les éléments R_f et C_f en fonction du débit retenu pour la transmission.



Q4 : En supposant que la PLL reste verrouillée et que le filtre RC joue parfaitement son rôle, quelle est l'amplitude du signal V_2 lorsque on applique la fréquence FS puis FM sur l'entrée de la PLL ?

Q5 : Rappeler la caractéristique de transfert du comparateur de phase réalisé par la porte OU-exclusif. Montrer que le gain de conversion de ce comparateur de phase est bien $K_{CP} = \frac{V_{dd}}{\pi}$ avec $V_{dd}=5V$

Q6 : Justifier le schéma bloc représenté ci-contre qui modélise la boucle à verrouillage de phase. Indiquer l'expression de ω_C en fonction des composants R_f et C_f



Q7 : En sachant que les données émises sont fixées à un débit de 600bit/s, on fixe comme valeur de fréquence de coupure du filtre passe bas $f_c=950Hz$ pour préserver l'intégrité du message binaire. Quelle autre contrainte doit-on aussi vérifier pour le choix de f_c ? On fixe $C_f=27nF$, en déduire la valeur de la résistance R_f .

Q8 : Calculer la fonction de transfert en boucle fermée et montrer qu'elle peut se mettre sous la forme d'un passe bas du 2nd ordre dont vous rappellerez l'expression. Exprimer les paramètres caractéristiques m et ω_N et effectuer les applications numériques correspondantes.

Q9 : Représenter alors l'allure du signal $V_2(t)$ (en précisant les différentes amplitudes) lorsque la fréquence du signal d'entrée fait un saut entre FM et FS. Calculer la valeur du premier dépassement et le temps du premier pic.

Q10 : Quel est le rôle du comparateur à hystérésis qui se trouve entre la sortie du filtre de boucle V_2 et la sortie RxD ?

Q11 : Quelle est la plage de maintien de cette PLL ? Quelle est l'autre plage de fonctionnement que l'on rencontre dans la caractérisation d'une PLL ? Décrire une méthode expérimentale automatique permettant de déterminer expérimentalement ces 2 plages de fonctionnement.

🔧 Problème n°3 : Essai de transmission audio par la lumière

On propose la réalisation d'un dispositif didactique permettant de transmettre une information audio en utilisant une modulation FM de l'intensité dans des LED blanches utilisées comme éclairage classique. Cette modulation est réglée de telle sorte à ne pas perturber l'éclairage et permettre une transmission dans de bonnes conditions du signal modulant audio. Le schéma synoptique du dispositif d'étude est représenté sur la figure ci-dessous dans lequel le démodulateur est réalisé à partir d'une boucle à verrouillage de phase.

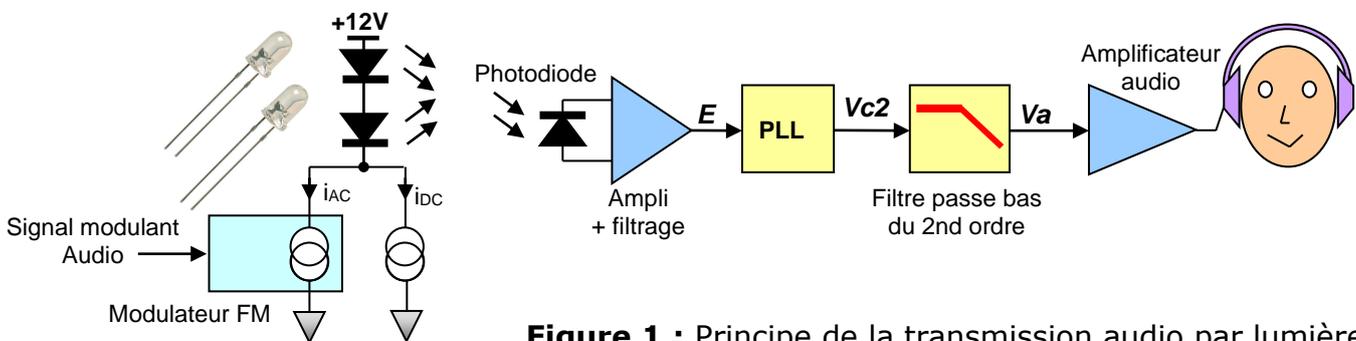


Figure 1 : Principe de la transmission audio par lumière

Pour la transmission on donne les éléments suivants :

Le modulateur FM délivre un courant sinusoïdal dont la fréquence porteuse est $f_p=102kHz$ et dont l'amplitude crête est de 10mA. Le courant i_{DC} est réglé à une valeur de 30mA afin d'obtenir un éclairage suffisant.

Le signal modulant audio à une bande passante comprise entre 100Hz et 7kHz. Le signal récupéré sur l'entrée E de la PLL est un signal modulé FM dont l'amplitude crête peut varier entre 5mV et 1V en fonction des conditions de réception. Dans un premier temps on vous propose d'étudier la boucle à verrouillage de phase utilisée en démodulation de fréquence et dont le schéma de mise en œuvre est donné ci-dessous.

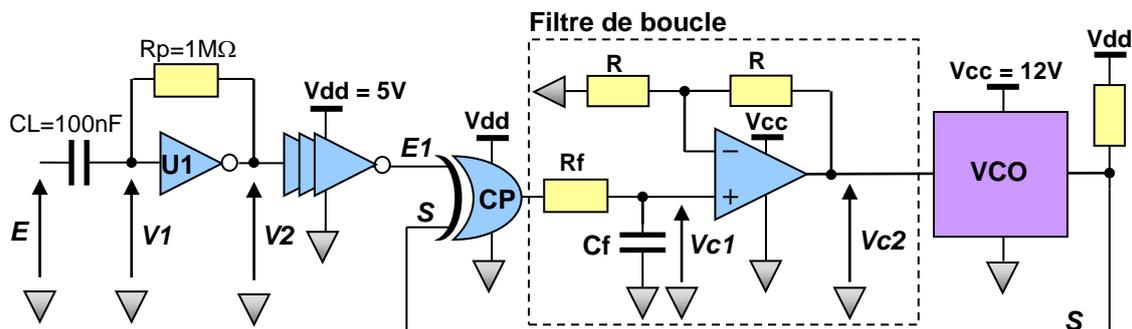
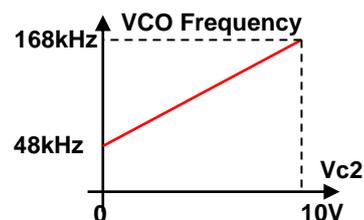


Figure 2 : Démodulateur audio à base d'une PLL

Q1 : Quel est le rôle du montage se trouvant entre l'entrée E et l'entrée E1 du comparateur de phase ? Vous expliquerez le fonctionnement du montage constitué par CL, Rp & U1.

Q2 : Pour quelle raison récupère-t-on le signal audio démodulé à l'entrée du VCO ?

Q3 : Pour effectuer les tests du récepteur on utilise un modulant sinusoïdal de fréquence 1kHz et l'on adopte une déviation en fréquence de 6kHz autour de la fréquence porteuse $f_p=102\text{kHz}$. Représenter l'allure du signal Vc2 obtenu en considérant que la PLL joue parfaitement son rôle et en sachant que la caractéristique de transfert du VCO est représentée sur la figure ci-contre. Préciser les amplitudes du signal Vc2.



Q4 : Quel est le montage qui se trouve entre Vc1 et Vc2 ? En déduire l'amplification de ce montage.

Q5 : Rappeler la caractéristique de transfert du comparateur de phase de type OU-exclusif si l'on choisit comme sortie la tension Vc2 en sortie du filtre de boucle.

Q6 : Compte-tenu de la caractéristique du VCO, déterminer l'une des 2 plages de fonctionnement de la PLL.

Q7 : Justifier et compléter le schéma bloc représenté ci-contre qui modélise la boucle à verrouillage de phase. On donne $K_{CP}=V_{dd}/\pi$.

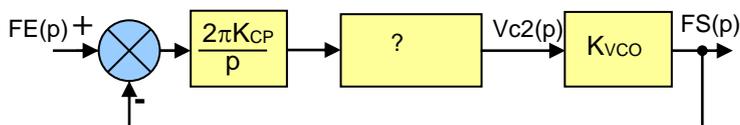


Figure 3 : Schéma bloc de la PLL

Q8 : Calculer la fonction de transfert en boucle fermée et montrer qu'elle peut se mettre sous la forme d'un passe bas du 2nd ordre que vous rappellerez en exprimant le coefficient de qualité Q_1 et la fréquence propre f_{o1} en fonction des éléments de la boucle.

Comme la PLL est utilisée en démodulation de fréquence, on souhaite régler les éléments du filtre de boucle afin d'obtenir une réponse fréquentielle de Chebychev du 4^{ème} ordre en prenant en compte le filtre connecté entre la sortie Vc2 et l'entrée de l'amplificateur audio (Voir figure1). On impose donc un coefficient de qualité $Q_1=5,58$ pour la PLL. Dans ces conditions la fréquence de coupure du filtre est déterminée par $f_c=f_{o1}/0,95$.

Q9 : A partir des informations précédentes, déterminer la constante de temps $R_f.C_f$ du filtre de boucle et en déduire la valeur de la fréquence de coupure f_c du filtre de Chebychev ainsi constitué à partir du calcul de f_{o1} . Cette fréquence de coupure est-elle cohérente avec le cahier des charges de la transmission ?

Q10 : On fixe $R_f=13k\Omega$ en déduire la valeur de C_f .

Pour compléter la réalisation du filtre de Chebychev du 4^{ème} ordre on ajoute un filtre du 2nd ordre passe bas à l'extérieur de la boucle avec les réglages suivants : $Q_2=1,07$ et $f_{o2}=0,44.f_c$ où f_c correspond à la fréquence de coupure déterminée à la question précédente.

Afin de réaliser ce filtre, on propose le montage de la figure 4 ci-contre qui est une cellule de Sallen & Key. On donne la fonction de transfert du montage :

$$T(j\omega) = \frac{1}{1 + 2jR.C_2.\omega + C_1.C_2.(jR\omega)^2}$$

Q11 : En sachant que l'on fixe $R=16k\Omega$ en déduire les valeurs des condensateurs C_1 et C_2 .

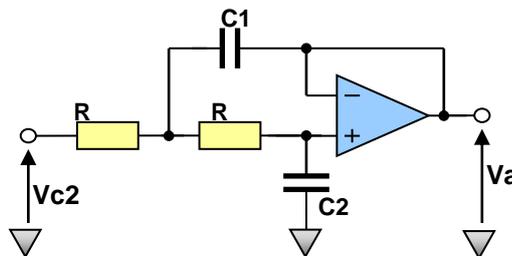


Figure 4 : Filtre audio